

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 06-089986

(43) Date of publication of application : 29.03.1994

(51) Int.CI. H01L 27/108

H01L 21/205

H01L 27/04

(21) Application number : 05-104146

(71) Applicant : MITSUBISHI ELECTRIC CORP

(22) Date of filing : 30.04.1993

(72) Inventor : KASHIWABARA KEIICHIROU

OKUDAIRA TOMOHITO

ITO HIROMI

(30) Priority

Priority number : 04198080

Priority date : 24.07.1992

Priority country : JP

(54) ELECTRONIC DEVICE AND ITS MANUFACTURING METHOD

(57) Abstract:

PURPOSE: To provide an electronic device having an insulation layer having a high dielectric constant.

CONSTITUTION: An electronic device has a capacitor structure comprising a lower electrode 21, an insulation layer 22 composed of lead titanate provided on the lower electrode 21, a lead zirconate titanate (PZT) layer 23 provided on the insulation layer 22 having a crystal structure of a perovskite type, and an upper electrode 24 provided on the PZT layer 23.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-89986

(43)公開日 平成6年(1994)3月29日

(51)Int.Cl.
H 01 L 27/108
21/205
27/04

識別記号
C 8427-4M
9170-4M
9170-4M

F I

技術表示箇所

H 01 L 27/10 325 J
325 C

審査請求 未請求 請求項の数 5(全 13 頁)

(21)出願番号 特願平5-104146
(22)出願日 平成5年(1993)4月30日
(31)優先権主張番号 特願平4-198080
(32)優先日 平4(1992)7月24日
(33)優先権主張国 日本 (JP)

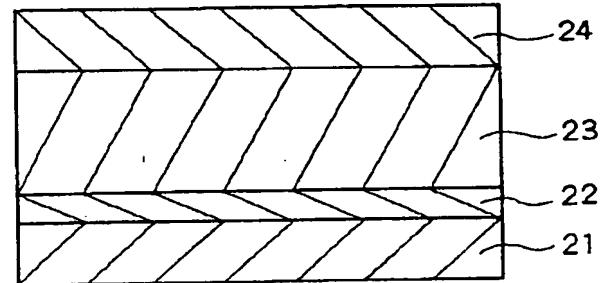
(71)出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72)発明者 柏原 慶一朗
兵庫県伊丹市瑞原4丁目1番地 三菱電機
株式会社エル・エス・アイ研究所内
(72)発明者 奥平 智仁
兵庫県伊丹市瑞原4丁目1番地 三菱電機
株式会社エル・エス・アイ研究所内
(72)発明者 伊藤 博巳
兵庫県伊丹市瑞原4丁目1番地 三菱電機
株式会社エル・エス・アイ研究所内
(74)代理人 弁理士 深見 久郎 (外3名)

(54)【発明の名称】 電子デバイスおよびその製造方法

(57)【要約】

【目的】 高誘電率の絶縁体層を有する電子デバイスを提供する。

【構成】 下部電極21と、下部電極21上に設けられ、チタン酸鉛からなる絶縁体層22と、ペロブスカイト型の結晶構造を有し、絶縁体層22上に設けられるチタン酸ジルコニア酸鉛(PZT)層23と、PZT層23上に設けられる上部電極24とを備えるキャパシタ構造を有する電子デバイス。



【特許請求の範囲】

【請求項1】 キャパシタ構造を有する電子デバイスであつて、

1対の電極と、

前記1対の電極の間に設けられ、かつチタン酸ジルコン酸鉛（P Z T）およびチタン酸ジルコン酸ランタン鉛（P L Z T）の少なくともいずれかからなる主絶縁体層と、

前記主絶縁体層に接し、かつ前記主絶縁体層と前記1対の電極の一方との間に介在する副絶縁体層とを備え、前記副絶縁体層が、チタン酸鉛、チタン酸ランタン鉛、チタン酸バリウム、チタン酸ストロンチウムおよびチタン酸バリウムストロンチウムからなる群から選択される少なくとも1つのチタン酸塩からなり、かつ前記主絶縁体層がペロブスカイト型の結晶構造を有する、電子デバイス。

【請求項2】 キャパシタ構造を有する電子デバイスであつて、

1対の電極と、

前記1対の電極の間に設けられ、かつチタン酸ジルコン酸鉛（P Z T）およびチタン酸ジルコン酸ランタン鉛（P L Z T）の少なくともいずれかからなる主絶縁体層と、

前記主絶縁体層に接し、かつ前記主絶縁体層と前記1対の電極の一方との間に介在する副絶縁体層とを備え、前記副絶縁体層が、ジルコン酸鉛およびジルコン酸ランタン鉛からなる群から選択される少なくとも1つのジルコン酸塩からなり、かつ前記主絶縁体層が、ペロブスカイト型の結晶構造を有する、電子デバイス。

【請求項3】 キャパシタ構造を有する電子デバイスであつて、

1対の電極と、

前記1対の電極の間に設けられ、かつチタン酸ジルコン酸鉛（P Z T）およびチタン酸ジルコン酸ランタン鉛（P L Z T）の少なくともいずれかからなる主絶縁体層と、

前記主絶縁体層と前記1対の電極の少なくともいずれかとの間に設けられ、かつP b、L a、Z rおよびT iからなる群から選択される少なくともいずれかの金属の酸化物からなる副絶縁体層とを備える、電子デバイス。

【請求項4】 キャパシタ構造を有する電子デバイスの製造方法であつて、

前記キャパシタ構造のための対向する1対の電極の一方を構成し、金属からなる電極層を準備するステップと、前記電極層上に、チタン酸鉛、チタン酸ランタン鉛、チタン酸バリウム、チタン酸ストロンチウム、チタン酸バリウムストロンチウム、ジルコン酸鉛、およびジルコン酸ランタン鉛からなる群から選択される少なくとも1つの化合物からなる第1の絶縁体層を形成するステップと、

前記第1の絶縁体層上に、チタン酸ジルコン酸鉛（P Z T）およびチタン酸ジルコン酸ランタン鉛（P L Z T）の少なくともいずれかからなる第2の絶縁体層を形成するステップと、

前記1対の電極の他方を構成する電極層を形成するステップとを備える、電子デバイスの製造方法。

【請求項5】 キャパシタ構造を有する電子デバイスの製造方法であつて、

前記キャパシタ構造のための対向する1対の電極の一方を構成し、金属からなる電極層を準備するステップと、前記電極層の上または上方に、チタン酸ジルコン酸鉛（P Z T）およびチタン酸ジルコン酸ランタン鉛（P L Z T）の少なくともいずれかからなる第3の絶縁体層を形成するステップと、

前記第3の絶縁体層上に、P b、L a、Z rおよびT iからなる群から選択される少なくともいずれかの金属の酸化物からなる第4の絶縁体層を形成するステップと、前記第4の絶縁体層上に、前記1対の電極の他方を構成する電極層を形成するステップとを備える、電子デバイスの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、キャパシタ構造を有する電子デバイスおよびその製造方法に関し、特に、キャパシタ構造における誘電体としてチタン酸ジルコン酸鉛（P Z T）またはチタン酸ジルコン酸ランタン鉛（P L Z T）のような強誘電性セラミックスを用いた、D R A Mおよび不揮発性R A M等の半導体装置、圧電素子、焦電素子ならびに電気光学素子等の電子デバイスならびにそれらの製造方法に関する。

【0002】

【従来の技術】P b T i O₃、P Z TおよびP L Z Tのような強誘電性セラミックスは、圧電素子、焦電素子および電気光学素子等に利用される。これらの用途は、振動子、フィルタおよび赤外線センサ等、多岐にわたっている。

【0003】また最近、強誘電性セラミックスは、D R A Mおよび不揮発性R A Mのキャパシタを形成するための誘電材料として注目されてきている。すなわち、これらのセラミックスは、その強誘電性を利用して一旦電圧を印加すると以降電圧を取除いてもデータを保持できることから、不揮発性の半導体記憶装置へ適用される。さらに、比誘電率が非常に高い強誘電性セラミックスは、集積度が高く電極面積が小さいキャパシタにおいても大容量の電荷を蓄積できることから、これらの材料は将来的の高密度半導体記憶装置のメモリセルへの適用が期待できる。

【0004】図8に、スタックタイプキャパシタの誘電体として強誘電性セラミックスを用いた従来のD R A Mを示す。図に示されるD R A Mにおいて、シリコン半

導体基板131の主表面上において所定の領域には、素子分離のための分離酸化膜132が形成される。分離酸化膜132の下方にはチャネルストッパ層133が形成され、分離酸化膜132によって囲まれた領域には、チャネル領域136を挟むように所定の間隔を隔ててソース／ドレイン領域134および135が形成される。

【0005】チャネル領域136上にはゲート絶縁膜137を介してゲート電極138が形成され、ゲート電極138を覆うように絶縁膜139が形成される。また、絶縁膜139の表面上に沿って延びるように、ソース／ドレイン領域134に電気的に接続される埋込みビット線140が形成される。ソース／ドレイン領域135上にはコンタクトホール141aを有する層間絶縁膜141が形成される。また、コンタクトホール141a内にソース／ドレイン領域135に電気的に接続するよう、ポリシリコン等からなる配線層142が形成される。

【0006】配線層142上および層間絶縁膜141上に延びるように白金層143が形成され、白金層143上には、PZTまたはPLZTなどの強誘電体膜144が形成される。強誘電体膜144上には白金などからなるキャバシタ上部電極145が形成され、キャバシタ上部電極145上にはコンタクトホール146aを有する層間絶縁膜146が形成される。キャバシタ上部電極145には、層間絶縁膜146上に沿って延びるように形成された配線層147が電気的に接続されている。このような構造において、配線層142と白金層143によってキャバシタ下部電極が構成されている。

【0007】強誘電性セラミックスの上述したような電子デバイスへの応用にあたって、その薄膜を形成する技術が必要不可欠である。従来、これらの薄膜を形成するため、スパッタ法が用いられてきたが、この方法は、低い堆積速度、表面欠陥の生成、および膜における化学量論的な制御の困難性というような欠点を有していた。

【0008】一方、特開昭59-42392には、液相において鉛を含む強誘電性セラミックスの前駆体を形成する方法が開示されている。この方法では、Pbのソース原料として一般式 $Pb(OCOR)_2$ で示される化合物が用いられ、ジルコニウムおよびチタンのソース原料として、ジルコニウムアルコキシドおよびチタンアルコキシドがそれぞれ用いられる。これらのソース原料が加熱とともに混合されると、セラミックスの前駆体が形成される。前駆体の有機溶媒溶液を基板に塗布した後、加熱処理することによってセラミックスの薄膜を形成することができる。

【0009】また、特開平2-6335には、PZTの薄膜をソルゲル法を用いて形成する方法が開示されている。この方法において、鉛アルコキシドまたは酢酸鉛、ジルコニウムアルコキシド、チタンアルコキシド、エタノールアミンならびにアルコールから本質的になる混合物が基板上に塗布され、かつゲル化のために乾燥され

る。ゲル化された混合物を焼成することによって、基板上にPZTの薄膜が形成される。

【0010】これらの液相法は、操作が簡単な上に、膜の化学量論的制御を可能にする。加えて、基板に塗布する混合物の濃度および／または混合物の塗布回数を変えることによって、膜厚を変更することができる。しかしながら、これらの方法で、比較的薄い膜（たとえば2000Å以下の厚み）を形成することは困難である。さらに、これらの方法は必ずしも良好な段差被覆を与えることができず、かつ、しばしば堆積層に粗い表面をもたらす。

【0011】CVD（化学蒸着）は、上述したような欠点を解消するために有望である。たとえば、ソース原料として有機金属化合物を用いたMOCVD法によるPbTiO₃薄膜の合成が報告されている（日本セラミックス協会学術論文誌96[6]687-93（1988））。この方法において、Pbのソース原料にはテトラエチル鉛（以下PbEt₄と略記）が用いられ、かつTiのソース原料にはイソプロポキシチタン（以下i-POTと略記）が用いられた。また、誘電体薄膜を析出させるための基板として、鏡面研磨したSi（100）、サファイア（0001）およびMgO（100）の単結晶が用いられた。図9は、報告されたCVD装置の模式図である。バブラー91および92にそれぞれ収容されたi-POTおよびPbEt₄は、リボンヒータ93aで加熱された配管93bを通じて、N₂キャリアガスによって反応室97に導かれた。反応室97は、ロータリポンプ96によって排気することができた。原料混合ガスは、ノズル98から、ヒータ95によって加熱された基板94上に吹付けられた。基板の温度500℃～600℃において、PbTiO₃膜が得られた。

【0012】また、上記方法と同様にMOCVD法を用いるPZT薄膜の形成が報告された（Japanese Journal of Applied Physics Vol. 29, No. 4, April, 1990, pp. 718-722）。この方法では、上述したPbおよびTiのソース原料の他に、ジルコニウムのソース原料として、ジルコニウムテトライソプロポキシド（以下POZと略記）または、ジルコニウムテトラジビパロイルメタン（以下Zr(DPM)₄と略記）が用いられた。ソース原料系として、PbEt₄-POZ-POTおよびPbEt₄-Zr(DPM)₄-POTの2つの系が試験された。また、PZT薄膜を形成するための基板として、鏡面研磨されたSi（100）およびMgO（100）の単結晶が用いられた。それぞれの系において、3つのソース原料は、40～100ml/minの速度のキャリアガスによって運ばれかつ混合された。原料混合ガスが500℃ないし650℃に加熱された基板上に運ばれた結果、PZT薄膜が100ないし1000Å/minの堆積速度で基板上に生成された。

【0013】また、上記方法と異なる原料を用いてCV

D法によりPZT薄膜を合成する方法が報告されている（日本セラミックス協会学術論文誌99[3]248-250(1991)）。この報告では、Pbのソース原料として、ジビパロイルメタナト鉛（Pb(DPM)₂）、Tiのソース原料としてテトライソプロポキシチタン（Ti(O-i-C₃H₇)₄）、Zrのソース原料として四第3ブトキシジルコニウム（Zr(O-t-C₄H₉)₄）が用いられた。また、PZT薄膜を堆積させるための基板としてMgO(100)単結晶が用いられた。ソース原料を気化するための温度として、Pbについては165℃、Zrについては50℃、Tiについては42℃が用いられた。Pbのソース原料は、180ml/minの速度のN₂キャリアガスによって運ばれ、ZrおよびTiのソース原料は、それぞれ40ml/minの速度のN₂キャリアガスによって運ばれた。ソース原料の蒸気は、40ml/minの速度で供給されるO₂と混合され、ガス混合物はCVD反応器に導入された。CVD反応器内において、20Torの気圧の下700℃に加熱されたMgO単結晶基板上に、PZT薄膜が形成された。

【0014】上述したMOCSV法は、相対的に薄く、平滑な表面を有する強誘電性セラミックスの膜を、より高い堆積速度で形成することができ、かつ、膜の化学量論的組成を制御することができる。

【0015】

【発明が解決しようとする課題】上述した方法では、MgO(100)やサファイア(0001)のような単結晶基板上でエピタキシャル成長が行なわれている。このようなエピタキシャル成長を行なえば、基板上に結晶性の優れた高い比誘電率を示すセラミックス薄膜を形成することができる。

【0016】しかしながら、電子デバイスの製造においてセラミックス薄膜を形成するためこのような単結晶材料を用いることは実用化の上で困難である。通常、PZTやPLZTを電子デバイスに応用しようとする場合、キャバシタ構造において用いられる電極には、白金等、比較的高い融点を有する貴金属が用いられる。この貴金属からなる電極は、通常、多結晶体である。

【0017】このような多結晶の電極上に、上述した方法をそのまま用いて、強誘電性セラミックスの層を形成させた場合、結晶性の良好な層を得ることは困難である。PZTおよびPLZTは、ペロブスカイト型の結晶構造を有する材料であり、その結晶性によって電気的特性、特に比誘電率は大きく異なる。上述した方法において、白金等の多結晶体上に直接形成されたPZTおよびPLZTの膜は、結晶性が悪く、その誘電率は低いものであった。さらに、CVD法を用いた場合、結晶粒径が大きく成長し過ぎ、表面のモフォロジーを悪くするので、いかにして結晶粒径を均一かつ微細にするかが問題であった。

【0018】また、PZTにおいてTiよりもZrを多く含むものは、リーク電流を抑制することができるため、特にDRAMのキャバシタ絶縁膜に適した材料であるといえる。このようなZrリッチな材料を形成するため、上記CVD法においてジルコニウムソースを多く供給するような条件下で、白金等の上にPZT膜を形成しようとすると、酸化ジルコニウム(ZrO₂)が析出しやすくなる。このような条件下では、均一なペロブスカイト結晶相のPZTは得られず、満足のいく高い誘電率を有するPZT膜を得ることができない。

【0019】一方、結晶性の良好なPZTは、その比誘電率が1000以上であり、現在半導体記憶装置によく用いられている二酸化硅素（比誘電率3.8）、窒化硅素（比誘電率7.4）と比べてはるかに高い比誘電率を有している。このため、PZTは、集積度の高い半導体記憶装置、特にDRAMのキャバシタ誘電材料として期待されている。

【0020】しかしながら、図4に示すような構造の半導体装置において、1対の電極間にPZTを挟んだ構造を有するキャバシタは、リーク電流密度が実用レベルよりも大きくなる傾向があった。このことは、装置の消費電力を大きくするため、PZTのデバイス適用への障害となっていた。

【0021】本発明の目的は、PZTまたはPLZTを誘電体として用いたキャバシタ構造を有する電子デバイスについて、結晶性の優れた比誘電率の高いPZTまたはPLZT層を有する電子デバイスおよびその製造方法を提供することにある。

【0022】本発明のさらなる目的は、PZTまたはPLZTを誘電体として用いたキャバシタ構造を有する電子デバイスについて、電流のリークがさらに抑制される電子デバイスおよびその製造方法を提供することにある。

【0023】

【課題を解決するための手段】第1の発明に従って、キャバシタ構造を有する電子デバイスは、1対の電極と、1対の電極の間に設けられ、かつチタン酸ジルコン酸鉛（PZT）およびチタン酸ジルコン酸ランタン鉛（PLZT）の少なくともいずれかからなる主絶縁体層と、主絶縁体層に接し、かつ主絶縁体層と1対の電極の一方との間に介在する副絶縁体層とを備える。第1の発明において、上記副絶縁体層は、チタン酸鉛（PbTiO₃）、チタン酸ランタン鉛（PbxLa_{1-x}TiO₃（0 < x < 1））、チタン酸バリウム（BaTiO₃）、チタン酸ストロンチウム（SrTiO₃）およびチタン酸バリウムストロンチウム（Ba_ySr_{1-y}TiO₃（0 < y < 1））からなる群から選択される少なくとも1つのチタン酸塩からなり、主絶縁体層はペロブスカイト型の結晶構造を有する。

【0024】第1の発明において副絶縁体層は、PZT

およびPLZTよりも電極材料上にペロブスカイト型の結晶構造を形成しやすいチタン酸塩からなる。副絶縁体層は、通常電極上において、ペロブスカイト型の結晶構造を保持する。本発明において、チタン酸塩には、チタン酸鉛、チタン酸ランタン鉛、チタン酸バリウム、チタン酸ストロンチウム、チタン酸バリウムストロンチウムまたはそれらの組合せが用いられる。キャパシタ構造を有する電子デバイスにおいて、リーク電流の抑制の観点から、チタン酸バリウム、チタン酸ストロンチウムまたはチタン酸バリウムストロンチウムがより好ましい。

【0025】第1の発明において、副絶縁体層の厚みは、たとえば100~500Å好ましくは200~300Åとすることができます。

【0026】第2の発明に従って、キャパシタ構造を有する電子デバイスは、1対の電極と、1対の電極の間に設けられ、かつチタン酸ジルコニア酸鉛（PZT）およびチタン酸ジルコニア酸ランタン鉛（PLZT）の少なくともいずれかからなる主絶縁体層と、主絶縁体層に接し、かつ主絶縁体層と1対の電極の一方との間に介在する副絶縁体層とを備え、副絶縁体層は、ジルコニア酸鉛（Pb_{1-z}Zr_zO₃）およびジルコニア酸ランタン鉛（PbzLa_{1-z}Zr_zO₃（0<z<1））からなる群から選択される少なくとも1つのジルコニア酸塩からなり、かつ主絶縁体層はペロブスカイト型の結晶構造を有する。

【0027】第2の発明において副絶縁体層は、PZTおよびPLZTよりも電極材料上にペロブスカイト型の結晶構造を形成しやすいジルコニア酸塩からなる。第2の発明において、副絶縁体層は通常、電極上においてペロブスカイト型の結晶構造を保持する。ジルコニア酸鉛、ジルコニア酸ランタン鉛またはそれらの組合せが用いられる。

【0028】第2の発明において、副絶縁体層の厚みは、たとえば100~500Å、好ましくは200~300Åとすることができます。

【0029】第1および第2の発明において、1対の電極の一方（たとえば下部電極）を形成する金属として、たとえば、白金、金、パラジウム、ルテニウムおよびロジウムなどの貴金属を好ましく用いることができる。

【0030】第1および第2の発明において、1対の電極の他方（たとえば上部電極）は、白金、窒化チタン、アルミニウム、タンクステン、またはそれらの組合せなどから形成することができる。

【0031】第1および第2の発明において、PZTまたはPLZTからなる絶縁体層は、ペロブスカイト型の結晶構造を有している。このような絶縁体層は、通常、PZTまたはPLZTの多結晶から主として構成される。このような多結晶構造を有する絶縁体層において、結晶の平均粒径は1000Å（0.1μm）以下が好ましい。PZTまたはPLZTからなる絶縁体層の厚みは、たとえば1000~2000Å、好ましくは150

0Å程度とすることができます。

【0032】第3の発明に従って、キャパシタ構造を有する電子デバイスは、1対の電極と、1対の電極の間に設けられ、かつチタン酸ジルコニア酸鉛（PZT）およびチタン酸ジルコニア酸ランタン鉛（PLZT）の少なくともいずれかからなる主絶縁体層と、主絶縁体層と1対の電極の少なくともいずれかとの間に設けられ、Pb、La、ZrおよびTiからなる群から選択される少なくともいずれかの金属の酸化物からなる副絶縁体層とを備える。

【0033】第3の発明に従う副絶縁体層は、Pbの酸化物、Laの酸化物、Zrの酸化物、Tiの酸化物またはそれらの組合せから形成することができる。ジルコニア酸化物層は、高い抵抗率を有する点からより好ましい。

【0034】第1および第2の発明に従う電子デバイスは、第3の発明に従う副絶縁体層を備えてもよい。この場合、たとえば、主絶縁体層と電極との間にジルコニア酸化物等からなる副絶縁体層を設けることができる。

【0035】第3の発明に従う副絶縁体層は、主絶縁体層と電極との間において抵抗率を高め、リーク電流を抑制するように働く。

【0036】なお、本明細書において、主絶縁体層は、キャパシタ構造において絶縁体として主要な特性をもたらす絶縁体層を指し、副絶縁体層は主絶縁体層を補助し、主絶縁体層とともに絶縁体としての特性に寄与する層を指す。

【0037】第4の発明に従って、キャパシタ構造を有する電子デバイスの製造方法は、キャパシタ構造のための対向する1対の電極の一方を構成し、金属からなる電極層を準備するステップと、電極層上にチタン酸鉛、チタン酸ランタン鉛、チタン酸バリウム、チタン酸ストロンチウム、チタン酸バリウムストロンチウム、ジルコニア酸鉛およびジルコニア酸ランタン鉛からなる群から選択される少なくとも1つの化合物からなる第1の絶縁体層を形成するステップと、第1の絶縁体層上にPZTおよびPLZTの少なくともいずれかからなる第2の絶縁体層を形成するステップと、1対の電極の他方を構成する電極層を形成するステップとを備える。

【0038】第4の発明において、チタン酸鉛、チタン酸ランタン鉛、チタン酸バリウム、チタン酸ストロンチウム、チタン酸バリウムストロンチウム、ジルコニア酸鉛、ジルコニア酸ランタン鉛またはそれらの組合せからなる第1の絶縁体層は、ソルゲル法等の液相法、スペッタリング等のPVDまたはMOCVD等のCVDにより形成することができる。第1の絶縁体層は、これらの方法により、たとえば100~500Å好ましくは200~300Åの厚みで形成することができる。

【0039】同様に、PZTまたはPLZTからなる第2の絶縁体層は、ソルゲル法等の液相法、スペッタリン

グ等のPVDまたはMOCVD等のCVDにより形成することができる。第2の絶縁体層は、これらの方法により、たとえば1000~2000Å好ましくは1500Å程度の厚みで形成することができる。

[0039] 第4の発明において、1対の電極の一方(たとえば下部電極)を構成する金属として、白金、金、パラジウム、ルテニウム、ロジウムまたはそれらの組合せなどの比較的高い融点を有する貴金属を好ましく用いることができ、1対の電極の他方(たとえば上部電極)は、白金、窒化チタン、アルミニウム、タンクステン、またはそれらの組合せなどから形成することができる。

[0040] 第5の発明に従って、キャパシタ構造を有する電子デバイスの製造方法は、キャパシタ構造のための対向する1対の電極の一方を構成し、金属からなる電極層を準備するステップと、電極層の上または上方にPZTおよびPLZTの少なくともいずれかからなる第3の絶縁体を形成するステップと、第3の絶縁体層上に、Pb、La、ZrおよびTiからなる群から選択される少なくともいずれかの金属の酸化物からなる第4の絶縁体層を形成するステップと、第4の絶縁体層上に、1対の電極の他方を構成する電極層を形成するステップとを備える。

[0041] 第5の発明において、PZTまたはPLZTからなる第3の絶縁体層は、ゾルゲル法等の液相法、スパッタリング等のPVDまたはMOCVD等のCVDにより形成することができる。これらの方法により、第3の絶縁体層は、たとえば1000Å~2000Å好ましくは1500Å程度の厚みで形成することができる。

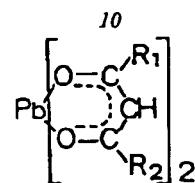
[0042] 第5の発明において、第4の絶縁体層は、Pb酸化物、La酸化物、Zr酸化物、Ti酸化物およびそれらの組合せから形成することができる。これらの酸化物からなる層は、ゾルゲル法等の液相法、スパッタリング等のPVDまたはMOCVD等のCVDにより形成することができる。

[0043] 第5の発明において、1対の電極の一方(たとえば下部電極)は、白金、金、パラジウム、ルテニウム、またはロジウムなどの比較的高い融点を有する貴金属から好ましく形成することができ、1対の電極の他方(たとえば上部電極)は、白金、窒化チタン、アルミニウム、タンクステンまたはそれらの組合せなどから形成することができる。

[0044] 第4および第5の発明において、絶縁体層を形成するためCVDを好ましく用いることができる。このCVDにおいて、Pbのソース原料として、Pbの β -ジケトン錯体を好ましく用いることができる。Pbの β -ジケトン錯体は、以下の構造式で示すことができる。

[0045]

【化1】



[0046] Pbの β -ジケトン錯体は、毒性が低いため、その取扱いに伴う危険性は低い。Pbの β -ジケトン錯体は、従来のソース原料と比べて相対的に低い融点を有するため、その気化を相対的に低温で容易に行なうことができる。CVDにおいて、気化されたPbの β -ジケトン錯体は、ほとんど分解されることなく、基板上に到達させることができる。このような点から、Pbの β -ジケトン錯体は工業上実用的である。

[0047] Pbの β -ジケトン錯体の好ましい例として、アセチルアセトナト鉛(上式中R1=CH3、R2=CH3)、ジビバロイルメタナト鉛(上式中R1=C(CH3)3、R2=C(CH3)3)、ヘプタフルオロブタノイルビバロイルメタナト鉛(上式中R1=C3F7、R2=C(CH3)3)およびヘキサフルオロアセチルアセトナト鉛等を挙げることができる。さらに、CVDプロセスの低温化を図るため、より低い融点を有するトリメチルヘプタンジオナト鉛(TMHPD)(上式中R1=CH(CH3)2、R2=C(CH3)3(融点77°C))を用いることもできる。

[0048] これらのPbソース原料は、加熱溶融されたものの中にキャリアガスを吹込むことによってCVDのための環境にその蒸気が輸送されてもよいし、固体を加熱により昇華させてキャリアガスでその蒸気をCVDの環境に輸送することもできる。これらの場合において、キャリアガスには通常窒素ガスが用いられる。CVDプロセスの低温化の点からは、固体を昇華させる方がより低い加熱温度で済むため好ましい。たとえば、Pbのソース原料としてジビバロイルメタナト鉛を用いる場合、原料を溶融させてキャリアガスを吹込むには165°C程度の加熱が必要である一方、固体を昇華させるには120°C~140°C、好ましくは135°Cでの加熱でよい。

[0049] Zrソース原料として、25°C、1atmで液体のジルコニウムアルコキシド(Zr(OR)4)を好ましく用いることができる。ジルコニウムアルコキシドは、たとえば、ジルコニウムメトキシド、ジルコニウムエトキシド、ジルコニウムプロポキシドおよびジルコニウムブトキシドからなる群から選択することができる。ジルコニウムアルコキシドの特に好ましい例として、四第3ブトキシジルコニウムを挙げることができる。

[0050] Tiソース原料として、25°C、1atmで液体のチタンアルコキシド(Ti(OR')4)を好ましく用いることができる。チタンアルコキシドは、た

11

とえば、チタンメトキシド、チタンエトキシド、チタンプロポキシドおよびチタンブトキシドからなる群から選択することができる。特に好ましいチタンアルコキシドとして、テトライソプロポキシチタンを挙げることができる。

【0051】Laソース原料として、Laの β -ジケトン錯体を好ましく用いることができる。特に好ましいLaの β -ジケトン錯体として、たとえばトリジビパロイルメタナトランタン(La(DPM)₃)を挙げることができる。

【0052】加えて、ソース原料の酸化剤として、酸素およびオゾンの少なくともいずれかを用いることができる。

【0053】第4および第5の発明において、PZTまたはPLZTからなる誘電体層は、上述した原料を用いて熱CVDにより好ましく形成することができる。この熱CVDにおいて、基板は、たとえば600~700°Cに加熱される。

【0054】

【作用】第1の発明に従う電子デバイスにおいて、PZTまたはPLZTからなる主絶縁体層は、チタン酸鉛、チタン酸ランタン鉛、チタン酸バリウム、チタン酸ストロンチウムおよびチタン酸バリウムストロンチウムからなる群から選択される少なくとも1つのチタン酸塩からなる副絶縁体層を介して電極上に設けられる。これらのチタン酸塩は、PZTやPLZTよりも電極を形成する材料上でペロブスカイト型の結晶構造を容易に形成し、かつ保持しやすい。

【0055】本発明では、これらのチタン酸塩からなる副絶縁体層を介してPZTまたはPLZTを電極上に設けることでペロブスカイト型の結晶構造を有し、高い比誘電率を示す主絶縁体層を形成することができた。PZTまたはPLZTは、これらのチタン酸塩からなる副絶縁体層において、微細かつ均一な結晶粒径でペロブスカイト型の結晶構造を呈することができた。さらに、副絶縁体層は、リーク電流を抑制するという作用効果を奏する。

【0056】第2の発明に従う電子デバイスにおいても、同様に、ジルコン酸鉛およびジルコン酸ランタン鉛からなる群から選択される少なくとも1つのジルコン酸塩は、PZTやPLZTよりも電極を形成する材料上でペロブスカイト型の結晶構造を形成しつつ保持しやすい。本発明では、これらのジルコン酸塩からなる副絶縁体層を介してPZTまたはPLZTを電極上に設けることで、ペロブスカイト型の結晶構造を有し、高い誘電率を示す主絶縁体層を形成することができた。さらに、副絶縁体層は、リーク電流を抑制するという作用効果を奏する。

【0057】第4の発明に従う製造方法では、まず、金属からなる電極層上に、チタン酸鉛、チタン酸ランタン

12

鉛、チタン酸バリウム、チタン酸ストロンチウム、チタン酸バリウムストロンチウム、ジルコン酸鉛およびジルコン酸ランタン鉛からなる群から選択される少なくとも1つの化合物からなる第1の絶縁体層を形成する。第1の絶縁体層は、電極上にPZTおよびPLZTよりも容易にペロブスカイト型結晶構造を形成する。第1の絶縁体層上に、PZTまたはPLZTを堆積すれば、第1の層中の結晶を核としてPZTまたはPLZTの結晶を成長させることができる。このようにして形成された第2の絶縁体層は、微細かつ均一な結晶粒径で、ペロブスカイト型の結晶構造を有することができる。通常、PZTまたはPLZTは、多結晶体と/orでき、高い誘電率を有するようになる。

【0058】従来、白金等の金属上に直接CVD等によりPZTまたはPLZTを形成しても、結晶性のよい絶縁体層を形成することができなかつた。これに対し、本発明では、電極材料上にペロブスカイト型の結晶を容易に形成することができるチタン酸塩やジルコン酸塩からなる絶縁体層を形成することで、その上に、優れた結晶性を有し、かつ高い誘電率を有するPZTまたはPLZT層を得ることができるようになつた。

【0059】また、第4の発明において、第1の絶縁体層は、第2の絶縁体層の形成で用いるのと同じ原料から形成することができる。たとえば、第1の層としてチタン酸鉛を形成したい場合、CVDにおいて第2の層の形成に必要なPbソース原料とTiソース原料を使用し、これらの原料を第2の層の形成に際して行なうCVDと同様にして酸素またはオゾン等により酸化かつ分解し、基板上にチタン酸鉛を蒸着させることができる。

【0060】このように、第1の層の形成と第2の層の形成は、原料を共用することができ、しかも同じ装置において行なうことができる。したがつて、第4の発明に従うプロセスにおいて、第1の層の形成ステップと第2の層の形成ステップは、連続的かつ容易に行なうことができる。

【0061】また、第4の発明は、上述したように結晶性の優れた絶縁体層を形成することから、特に、Zrを多く含むPZTまたはPLZTを形成するため適用できる。この方法に従つてジルコニウムを多く含むよう形成的された絶縁体層は、チタンを多く含む絶縁体層に比べてリーク電流が少なく、特にDRAMのキャバシタ絶縁膜に適している。

【0062】第3の発明に従う電子デバイスは、PZTまたはPLZTからなる主絶縁体層と電極との間に、Pb、La、ZrおよびTiの少なくともいずれかの酸化物からなる副絶縁体層を有している。この副絶縁体層、特にZr酸化物層は、PZTおよびPLZTに比べて比誘電率が低い一方、高い抵抗率を有する。このため、電極と主絶縁体層との間に設けられた酸化物層は、主絶縁体層と電極との間に発生するリーク電流を抑制する。酸

13

化物層は、リーク電流のためデバイスの消費電力が大きくなるのを効果的に防止する。

【0063】第5の発明に従う製造方法では、形成された第3の絶縁体層上に、Pb、La、Zr、Tiまたはそれらの組合せの酸化物からなる第4の絶縁体層が形成される。第4の絶縁体層は、上述したようにリーク電流を防止する層として働く。次いで、第4の絶縁体層上に電極が設けられる。

【0064】第5の発明において、リーク電流を防止するための第4の絶縁体層は、第3の絶縁体層の形成で用いるのと同じ原料から形成することができる。たとえば、第4の層としてZr酸化物層を形成したい場合、第3の絶縁体層のCVDによる形成に必要なZrソース原料を使用し、この原料を第3の層の形成に際して行なうCVDと同様に、酸素またはオゾン等によって酸化、分解し、基板上にZrO₂を蒸着させることができる。このようにすれば、第3の層の形成と第4の層の形成は原料を共用することができ、しかも同じ装置において行なうことができる。したがって、第5の発明に従うプロセスにおいて、第3の層の形成ステップと第4の層の形成ステップは、連続的かつ容易に行なうことができる。

【0065】

【実施例】実施例1

まず、第1の発明に従う電子デバイスについて、キャパシタ構造の部分（たとえば、半導体装置におけるキャパシタの部分）の一具体例を図1に示す。図1を参照して、白金、金、パラジウム、ルテニウムまたはロジウムの貴金属からなる下部電極21上には、チタン酸鉛からなる副絶縁体層が形成されている。副絶縁体層22上には、PZTからなる主絶縁体層23が形成される。主絶縁体層23上には白金、窒化チタン、アルミニウム、タンクステンまたは銅などからなる上部電極24が形成される。

【0066】このような構造は、次のようにして形成することができる。図2は、上記構造において、2つの絶縁体層を形成するためのCVD装置を模式的に示している。CVDを行なうための反応室6内で薄膜を形成するための基板4がサセプタ20に取付けられる。反応室6には、基板を加熱するための赤外線ヒータ5が設けられる。反応室6は、ロータリポンプ7aおよびメカニカルブースターポンプ7bを備える真空ポンプ7により排気することができる。

【0067】また、反応室6は、バルブ10jおよびガス流量制御11cを有する配管系を介して酸素またはオゾンの供給装置と接続される。さらに反応室6は、配管系を介してソース原料を収容するためのタンク1、2、3および14と接続される。Pbソース原料を収容するためのタンク1には、バルブ10cおよびガス流量制御装置11aを有する配管系を介してN₂供給装置8aが接続される。タンク1は、バルブ10aを有する配管系

14

を介して反応室6のノズル18に接続される。N₂を供給する配管系とPbソース原料を供給する配管系の間に、バルブ10bを有するバイパスが設けられる。

【0068】同様に、Zrソース原料を収容するためのタンク2は、バルブ10fおよびガス流量制御装置11bを介してN₂供給装置8bに接続され、かつバルブ10dを介してノズル18に接続される。バルブ10eを有するバイパスも上述と同様に設けられる。

【0069】さらに、Tiソース原料を収容するためのタンク3は、バルブ10iおよびガス流量制御装置11dを介してN₂供給装置8cに接続され、かつ、バルブ10gを介してノズル18に接続される。バルブ10hを有するバイパスも上述と同様に設けられる。

【0070】Laソース原料を供給するためのタンク14は、バルブ10kを有する配管系を介して反応室6のノズル18に接続され、かつバルブ10mおよびガス流量制御装置11eを有する配管系を介してN₂供給装置8dと接続される。他の原料供給系と同様に、バルブ10nを有するバイパスが設けられている。

【0071】タンク1、2、3および14からそれぞれ延びる配管系は、ノズル18にいたるまでに合流している。また、原料を供給するための配管系は、リボンヒーター19によって加熱することができる。

【0072】上記CVD装置を用いて、まず、下部電極上に絶縁体層が形成される。反応室6内には、たとえば白金から形成される下部電極が設けられた基板が配置される。タンク1内には、純度99.5%以上のジピバロイルメタナト鉛が収容され、120℃～140℃、好ましくは135℃の温度に保持される。また、タンク2内には、純度99.99%の四第3ブトキシジルコニウム(Zr(O-t-C₄H₉)₄)が収容され、かつ30℃～50℃、好ましくは30℃の温度に保持される。タンク3内には、純度99.99%のテトライソプロポキシチタン(Ti(O-i-C₃H₇)₄)が収容され、30℃～50℃、好ましくは30℃の温度に保持される。なお、上記構造体の形成においては、第4の原料は用いないが、たとえば、タンク14には、トリジピバロイルメタナトランタン(La(DPM)₃)が収容され、175℃～180℃の温度に保持することができる。なお、これらのソース原料は、市販品として入手することができる。

【0073】絶縁体層の形成に際して、反応室6内の圧力は、真空ポンプ7aにより、10 Torr程度にまで下げられる。基板4は、赤外線ヒータ5によって、650℃の温度に加熱される。ついで、バルブ10c、および10iを開いて、タンク1および3にN₂供給装置8aおよび8cから、それぞれN₂ガスを導入する。このとき、バルブ10aおよび10gを開くことにより、各タンク内の原料ソースは気化され、かつN₂キャリアガスで反応室6に運ばれる。同時に、酸素ガス（半導体グ

15

レードのもの）または、オゾンガス（オゾン濃度50～95 g/Nm³）が、バルブ10jを介して反応室6に供給される。

【0074】キャリアN₂ガスの流量は、マスフローコントローラまたはフローメータを備えるガス流量制御装置11a、11bおよび11dによって、50～200 sccmに調節される。酸素ガスおよびオゾンを含む気体の流量は、マスフローコントローラまたはフローメータを備えるガス流量制御装置11cによって、500～2000 sccm、典型的には1000 sccmに調節される。また、リボンヒータ19により、原料供給系は、50～200°Cに保持される。

【0075】2つのソース原料ガスは、反応室6に至るまでに混合される。混合物はノズル18を介して650°Cに加熱された基板4に吹付けられる。原料混合ガスは、反応室6内で酸素またはオゾンと混合され、かつ酸化される。その結果、約100 Å/minの堆積速度で酸化物（チタン酸鉛）が白金電極上に形成される。なお、堆積中の反応室6の真空度は2～100 Torr、典型的には10 Torrである。膜厚は堆積時間を変えることによって調整することができる。

【0076】数十秒の間で厚さ約100 Åのチタン酸鉛層を形成した後、続いてタンク2内に収容されるZr原料ソースを供給して、チタン酸鉛層上にPZTからなる絶縁体層を形成する。タンク2内に収容される四第3ブロトキシジルコニウムは、30°C～50°C、好ましくは30°Cの温度に保持される。チタン酸鉛層の形成の後、連続して3つの原料ソースが気化され、N₂キャリアガスで反応室6に運ばれる。それと同時に、酸素ガスまたは*

基板温度(°C)

700
675
650
625

*オゾンガスがバルブ10jを介して反応室6に供給される。原料混合ガスは、反応室6内で酸素またはオゾンと混合され、かつ酸化される。PZT層の蒸着条件は次に示すとおりである。

【0077】キャリアN₂ガス流量：Pbソース原料：120 sccm、Zrソース原料：200 sccm、Tiソース原料：60 sccm、酸素またはオゾンの流量：1000 sccm、反応室内の圧力：10 Torr、基板温度：650°C。

【0078】このようにしてチタン酸鉛層上に形成された厚さ1500 ÅのPZTは、X線回折により、ペロブスカイト型結晶構造を有する多結晶体であることが確認される。また、形成されるPZT層の比誘電率は1000～2000である。

【0079】なお、上記条件において、基板の温度を下げるこことによって、CVDプロセスの低温化を図り、基板の熱的ダメージを低減させることができるとともに、形成される薄膜からのPbの蒸発を抑制することができる。たとえば、Pb、ZrおよびTiのソース原料に対するキャリアガスの流量を、それぞれ150、187.5、62.5 sccmとし、酸素を850 sccmの流量で供給した場合において、2 Torrの気圧下、700°C、675°C、650°C、625°Cの4通りに基板温度を変えてCVDによりPZT層を形成させた。このようにして得られたPZTの組成は、表1に示すとおりであった。

【0080】

【表1】

PZT組成(Pb/Ti比)

50/50
57/43
68/32
76/24

チタンおよび鉛のソース原料とともにランタンのソース原料を用いて形成することができる。

【0085】さらに、図1に示すキャパシタにおいて、PZTからなる絶縁体層の代わりにPLZTからなる絶縁体層を形成することもできる。PLZT層は、上述したCVDに従い、鉛、チタン、ジルコニウムおよびランタンのソース原料をそれぞれ用いて形成することができる。

実施例2

第1の発明に従う電子デバイスについて、キャパシタ構造の部分（たとえば、半導体装置におけるキャパシタの部分）のもう1つの具体例を図3に示す。図3を参照して、白金、金、パラジウム、ルテニウムまたはロジウム等の貴金属からなる下部電極31上には、チタン酸ストロンチウム、チタン酸バリウム、チタン酸バリウムスト

【0081】表1に示すように、基板温度を下げることによって、PbリッチなPZT層を形成することができる。

【0082】次に、基板をCVD装置から取り出し、スパッタ法など常法に従って誘電体層上に電極を設ければ、図1に示すような構造を有するキャパシタを得ることができる。

【0083】上述したように、図1に示すキャパシタにおいて、2つの絶縁体層は、同じCVD装置を用いて、ガスの切換等だけによって連続的かつ容易に製造することができる。

【0084】また、図1に示すキャパシタにおいて、チタン酸鉛からなる絶縁体層の代わりに、チタン酸ランタン鉛からなる絶縁体層を形成することもできる。チタン酸ランタン鉛からなる層は、上述したCVDにおいて、

50 ロンチウム、チタン酸バリウム、チタン酸バリウムスト

ロンチウムまたはそれらの組合せからなる副絶縁体層32が形成される。副絶縁体層32上には、PZTまたはPLZTからなる主絶縁体層33が形成される。主絶縁体層33上には、白金、窒化チタン、アルミニウム、タングステンまたは銅などからなる上部電極34が形成される。

【0086】このような構造は、次のようにして形成することができる。図4は、上記構造において副絶縁体層を形成するためのスパッタ装置を模式的に示している。図4を参照して、反応室41内では、薄膜を形成するための基板42がサセプタ43に取付けられる。サセプタ43は、抵抗加熱により400～700℃、好ましくは500～600℃に加熱される。反応室41は、ロータリーポンプ44およびクライオポンプ45により排気することができる。ターゲット材46には、化学量論的組成比を有するセラミックス焼結体を用いることができる。セラミックス焼結体として、組成比SrTiO₃、BaTiO₃またはBa_YSr_{1-Y}TiO₃ (0 < Y < 1) の材料がそれぞれ用いられる。

【0087】反応室41には、ガス流量制御装置47および47'を有する配管系48を通じてアルゴンまたは酸素ガスが供給される。ガスの組成は流量制御により可変であるが、Ar/O₂比は、5/1～9/1の範囲が好ましい。

【0088】基板42とターゲット46の間には高周波電源49により13.56MHzの高周波が印加される。入力電力は、200～1kWの範囲が用いられる。基板とターゲット間の距離は50～100mmである。以上述べてきた成膜条件によって、15～30分間でチタン酸ストロンチウム、チタン酸バリウムまたはチタン酸バリウムストロンチウムからなる絶縁体層を500～1000Åの厚みで得ることができる。

【0089】次いで、PZTまたはPLZTからなる絶縁体層が形成される。この絶縁体層を形成するため、図5に示すようなフローに従うゾルゲル法を用いることができる。PZTを形成する場合、ゾルゲル溶液として酢酸鉛、テトラブトキシジルコニウムおよびテトラプロポキシチタンを有機溶媒に溶かしたものを用いることができる。PLZTを形成する場合、これらの原料にさらに酢酸ランタンが加えられる。

【0090】図5に示すように、ゾルゲル溶液をスパッタ法によって形成された絶縁体層上にスピンドルコートし、乾燥、仮焼成することにより厚み約500Å程度の膜が得られる。図に示すように、乾燥は、100～200℃の温度で10分間、N₂雰囲気下で行なわれる。仮焼成は、300～500℃の温度で30分間、O₂雰囲気下で行なわれる。スピンドルコートから仮焼成までの工程を4～5回繰り返し、所望の膜厚を得ることができる。得られた膜を、500～700℃で、30分間程度、O₂雰囲気中で本焼成することによりPZTまたはPLZT膜を

【0091】一方、PZTまたはPLZT膜はCVDにより形成することもできる。CVDの詳細は、実施例1において示した通りである。

【0092】以上のようにしてチタン酸ストロンチウム、チタン酸バリウムまたはチタン酸バリウムストロンチウムからなる絶縁体層上に形成されたPZTまたはPLZT膜は、ペロブスカイト型結晶構造を有する多結晶体である。

10 【0093】次に、基板をCVD装置から取り出し、スパッタ法など常法に従って絶縁体層上に電極を設ければ、図3に示すような構造を有するキャパシタを得ることができる。

実施例3

第2の発明に従う電子デバイスについて、キャパシタ構造の部分（たとえば、半導体装置におけるキャパシタの部分）の一具体例を図6に示す。図6を参照して、白金、金、パラジウム、ルテニウムまたはロジウム等の貴金属からなる下部電極61上には、ジルコン酸鉛またはジルコン酸ランタン鉛からなる副絶縁体層62が形成される。副絶縁体層62上には、PZTまたはPLZTからなる主絶縁体層63が形成される。主絶縁体層63上には、白金、窒化チタン、アルミニウム、タングステンまたは銅などからなる上部電極64が形成される。

20 【0094】ジルコン酸鉛またはジルコン酸ランタン鉛からなる絶縁体層は、上述したCVD、スパッタ法またはゾルゲル法に従って形成することができる。同様にPZTまたはPLZTからなる絶縁体層は、上述したCVDまたはゾルゲル法によって形成することができる。下部電極上に2つの絶縁体層を順次堆積し、その上に上部電極を形成すれば、図に示すようなキャパシタ構造を得ることができる。

実施例4

第3の発明に従う電子デバイスにおいて、キャパシタ構造（たとえば半導体装置のキャパシタ）の一具体例を図7に示す。図を参照して、白金、金、パラジウム、ロジウム、ルテニウムなどの貴金属からなる下部電極71上には、PZTからなる絶縁体層72が形成される。絶縁体層72上には、Zr酸化物からなる酸化物層73が形成される。酸化物層73上には、白金、窒化チタン、アルミニウム、タングステンまたは銅などからなる上部電極74が形成される。

40 【0095】上記キャパシタ構造において、絶縁体層および酸化物層は実施例1と同じ装置において連続的に形成することができる。

【0096】まず、図2に示すCVD装置の反応室6内には、スパッタ法などで形成された白金等の貴金属からなる電極が形成された基板が配置される。ついで、基板は加熱され、次に示すような条件下において、実施例1と同様にして基板上にPZT層が形成されていく。用い

19

られる原料は実施例と同様である。

【0097】ソース原料気化温度：Pb ソース原料：135°C、Zr ソース原料：30°C、Ti ソース原料：30°C、各ソース原料に対するキャリアガスの流量：Pb ソース原料：120 sccm、Zr ソース原料：200 sccm、Ti ソース原料：60 sccm、酸素ガスまたはオゾンの供給量：1000 sccm、反応室圧力：10 Torr、基板温度：650°C。

【0098】PZT 薄膜は、50～200 Å/min の堆積速度で電極上に形成される。次に、ソース原料および酸素の導入を一旦停止し、反応室 6 内を真空ポンプ 7a により 10^{-3} Torr 以下まで下げる。続いて、酸素とともに四第 3 プトキシジルコニウムのみを反応室 6 に供給し、次に示す条件で PZT 上にジルコニウム酸化物層を形成させる。

【0099】ソース原料気化温度：Zr ソース原料：30°C、Zr ソース原料に対するキャリアガスの流量：200 sccm、酸素ガスの流量：1000 sccm、反応室内圧力：10 Torr、基板温度：650°C。

【0100】次に、スパッタ法などの常法により、Zr 酸化物層上に上部電極を設ける。実施例 1～実施例 4 でそれぞれ示したキャバシタ構造は、それぞれ、DRAM および不揮発性 RAM 等の半導体装置、圧電素子、焦電素子ならびに電気光学素子等の電子デバイスに適用することができる。たとえば、実施例 1～実施例 4 のキャバシタ構造を、それぞれ DRAM に適用する場合、図 8 で示したような PZT が 2 枚の電極で挟まれたキャバシタを実施例 1～実施例 4 のキャバシタ構造に置換えることによって、本発明に従う半導体記憶装置をそれぞれ提供することができる。このような半導体記憶装置は、PZT 層を設けるプロセスを上記実施例において複合層を形成するプロセスに置換えることによって製造することができる。

【0101】

【発明の効果】第 1 の発明によれば、PZT または PLZT からなる絶縁体層をチタン酸塩からなる絶縁体層を介して電極上に設けたため、PZT または PLZT についてペロブスカイト型結晶相を保持することができ、高い誘電率を有する電子デバイスを提供することができる。また、チタン酸塩からなる絶縁体層は、リーク電流を効果的に抑制する。

【0102】第 2 の発明によれば、PZT または PLZT からなる絶縁体層を、ジルコン酸塩からなる絶縁体層を介して電極上に設けたため、PZT または PLZT についてペロブスカイト型結晶相を保持することができ、高い誘電率を有する電子デバイスを提供することができる。また、ジルコン酸塩からなる絶縁体層は、リーク電流を効果的に抑制する。

【0103】第 3 の発明によれば、PZT または PLZ

20

T からなる絶縁体層と電極との間に絶縁性の高い酸化物層を介在させたので、PZT または PLZT と電極との間で従来発生していたリーク電流が抑制される。その結果、従来よりも消費電力が小さい電子デバイスを提供することができる。

【0104】第 4 の発明に従えば、均一かつ微細な結晶粒径でペロブスカイト型結晶構造を示す誘電率の高い PZT または PLZT が、1 対の電極に挟まれたキャバシタ構造を容易に形成することができる。

【0105】第 5 の発明によれば、PZT または PLZT が 1 対の電極に挟まれたキャバシタ構造において、リーク電流を抑制するための積層構造を容易に形成することができる。

【図面の簡単な説明】

【図 1】本発明に従う電子デバイスについてキャバシタ構造の一具体例を示す断面図である。

【図 2】本発明に従って、絶縁体層を製造するための CVD 装置を示す模式図である。

【図 3】本発明に従う電子デバイスにおいてキャバシタ構造のもう 1 つの具体例を示す断面図である。

【図 4】本発明に従って、絶縁体層を製造するためのスパッタ装置を示す模式図である。

【図 5】本発明に従って、PZT または PLZT 層をソルゲル法に従って製造するためのフローを示す図である。

【図 6】本発明に従う電子デバイスにおいてキャバシタ構造の他の具体例を示す断面図である。

【図 7】本発明に従う電子デバイスにおいてキャバシタ構造の他の具体例を示す断面図である。

【図 8】従来の PZT を用いる半導体メモリセルのキャバシタ部分を示す模式図である。

【図 9】従来の CVD 法に用いられる装置の模式図である。

【符号の説明】

1、2、3、14 タンク

4 基板

5 赤外線ヒータ

6 反応室

7a 真空ポンプ

8a～d N₂ 供給装置

10a～k, 10m, 10n バルブ

11a～e ガス流量制御装置

21、31、61、71 下部電極

22、32、62 副絶縁体層

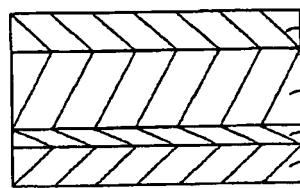
23、33、63 主絶縁体層

24、34、64、74 上部電極

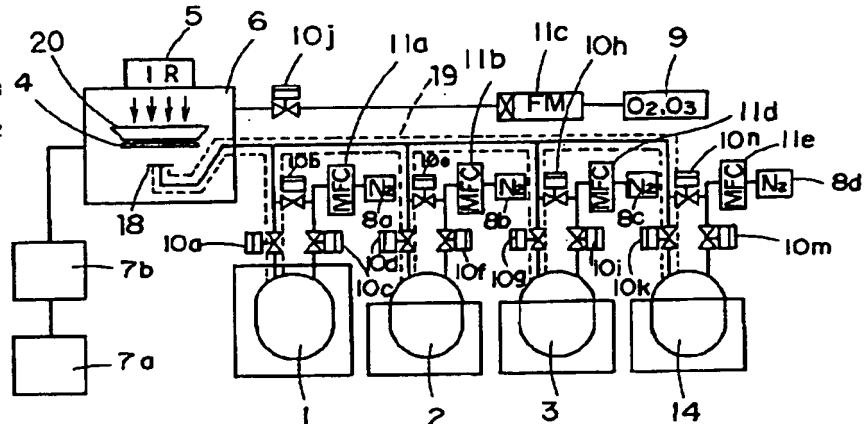
72 絶縁体層

73 酸化物層

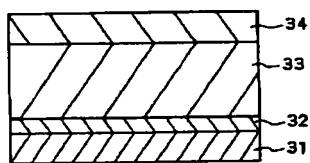
【図1】



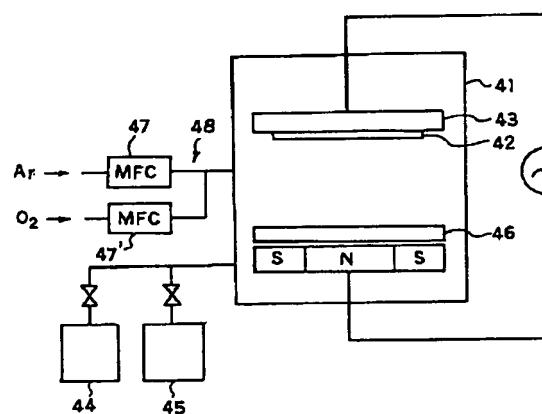
【図2】



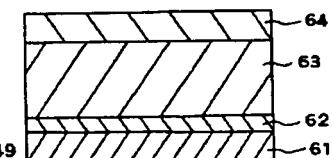
【図3】



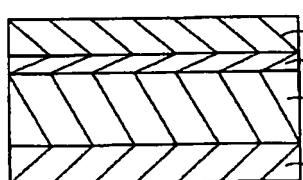
【図4】



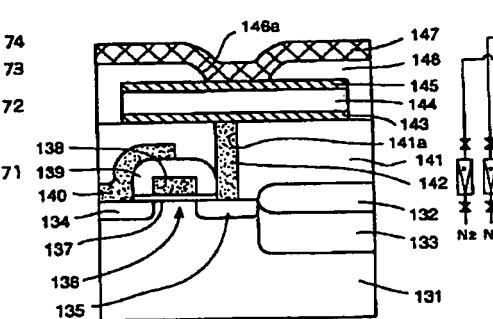
【図6】



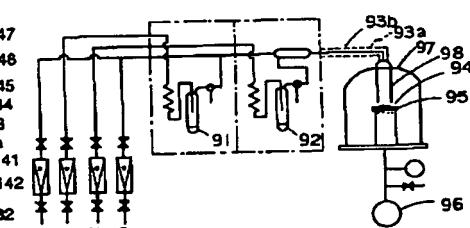
【図7】



【図8】



【図9】



【図5】

